

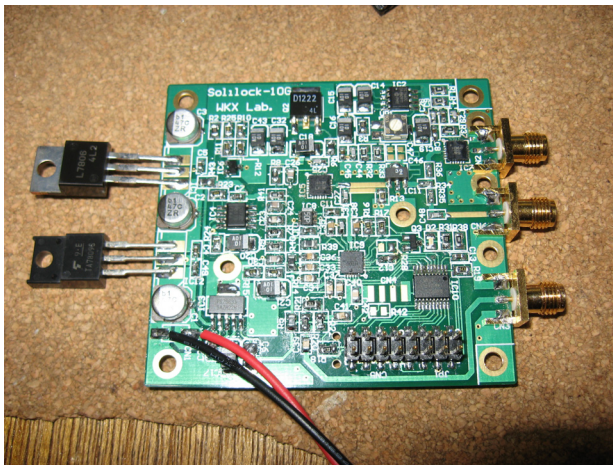
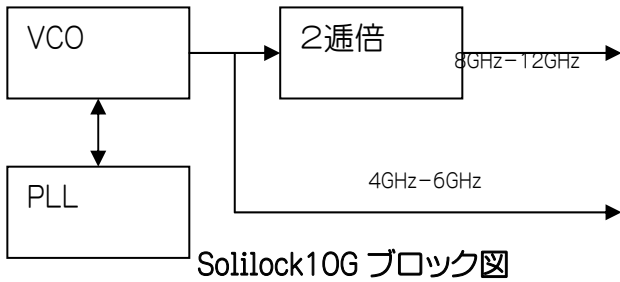
# 10GHz帯PLL方式局発(Solilock-10G)の試作

2010/11/14 JF1WKX勝間伸雄

2009年の全国ミーティングにて4GHz帯~6GHz帯を直接発振するPLL方式発振器を発表しました。

さらに高い周波数のトランスパータに対応するために10GHz帯を出力するPLL発振器を製作しました。位相雑音を約10dB改善できました。

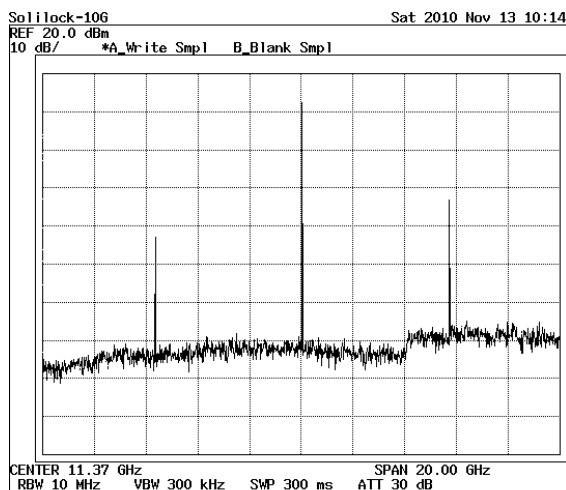
## 構成



2通倍器はICを利用して小型化、広帯域化を実現しています。2通倍出力レベルは、+13dBm以上得られています。

## スプリアス

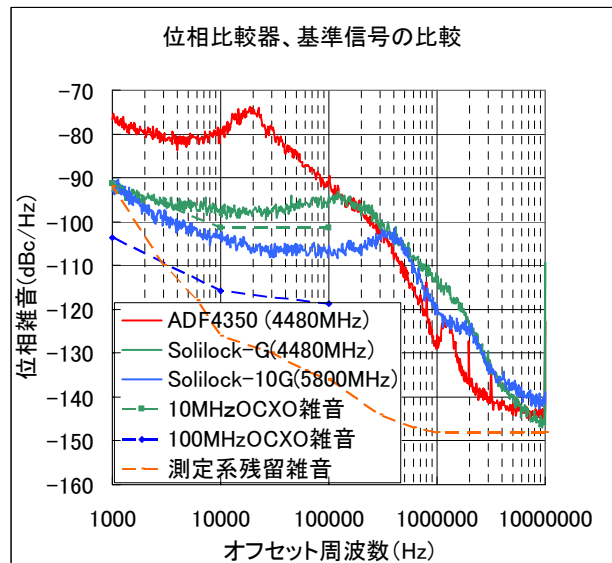
VHFからの通倍ではなく、GHz帯を直接発振させているので近接のスプリアスがありません。



11.37GHz ± 10GHzのスペクトラム

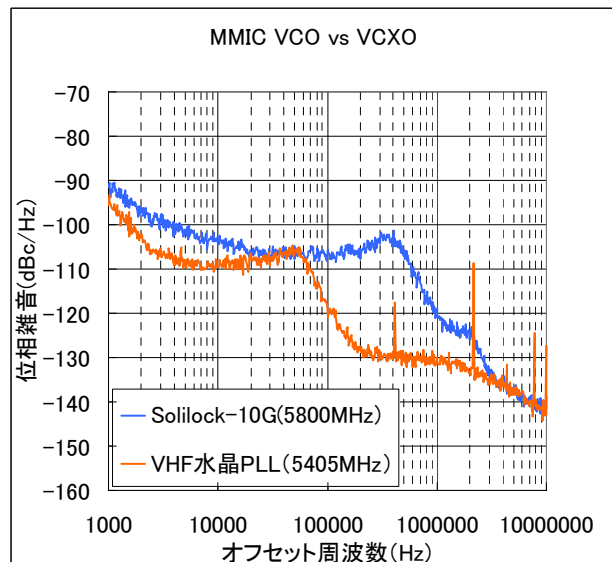
## 位相雑音の改善

PLLの雑音は、位相比較器等の回路、基準信号、VCOに起因します。



<位相比較器> ADF4350、Solilock-G (ADF4107)に比べ、SiGeプロセスのSolilock-10Gは位相雑音が小さくなっています。

<基準信号> 入手しやすい10MHz SCカットOCXOでは、5800MHz換算で概ね-100dBc/Hzが限度です。さらに上を目指すのであれば100MHz等の高い周波数の基準信号が必要になります。



## <VCO>

Solilock-10Gは、VHF水晶PLL(上図はドイツ製局発ユニットの例)に比べ、オフセット周波数 100kHz~2MHzの範囲で位相雑音が大きくなっています。Qの高い発振回路を使用した方が有利です。

引き続き、Qの高い発振回路、低雑音の回路素子、回路方式の検討で位相雑音の改善を進めます。